

运算放大器稳定性 第 8 部分（共 15 部分）：电容性负载稳定性：噪声增益及 CF

作者：Tim Green

德州仪器 Burr-Brown 产品部线性应用工程经理

本系列的第六部分是新《电气工程》杂志 (Electrical Engineering) 中“保持容性负载稳定的六种方法”栏目的开篇。这 6 种方法分别是 R_{ISO} 、高增益及 CF、噪声增益、噪声增益及 CF、输出引脚补偿以及具有双通道反馈的 R_{ISO} 。第 6 部分介绍了 R_{ISO} 、高增益及 CF 和噪声增益前三种方法。第 7 部分重新研究了用于双极性射极跟随器与 CMOS PRO 运算放大器的小信号 AC 输出阻抗 Z_O 。现在，我们将在第 8 部分即本部分通过对噪声增益及 CF 的研究侧重探讨如何实现电容性负载的稳定性。

我们将采用稳定性分析工具套件（其中包括 Z_O 分析、Aol 修正曲线创建、一阶分析与合成、Tina SPICE 环路稳定性仿真、Tina SPICE 瞬态仿真以及 Tina SPICE V_{out}/V_{in} 传递函数分析等）中大家都非常熟悉的工具来进行研究。在过去长达 24 年中，我们在真实环境下以及实际电路中进行了大量的测试，充分验证采用噪声增益及 CF 方法能够取得预期的效果。不过，由于资源限制，本文专门介绍的每条电路并未进行实际构建，仅用于读者练习或在个人应用（如：分析、合成、仿真、构建与测试）中使用。

噪声增益与及 CF 补偿分为两种不同的情况：反相噪声增益及 CF 和非反相噪声增益及 CF。顾名思义，两者的区别在于运算放大器电路配置是反相配置还是非反相配置。

用于噪声增益及 CF 电容性负载稳定性分析的运算放大器

我们进行噪声增益及 CF 电容性负载分析时所选择的运算放大器是 CMOS RRIO 运算放大器，其规格如图 8.1 所示。OPA348 是具有轨至轨输入（超出每个电源 0.2V 以上）和轨至轨输出（当 $I_{out} = 27\mu A$ 时， $V_{sat} = 25mV$ ）的低静态电流 (65 μA) 运算放大器，专为单电源供电的系统而精心优化的。OPA348 在最高饱和电压等于 1V 时还可提供 5mA 的输出电流。由于它是 CMOS RRO 运算放大器，因此我们需要了解其开环输出阻抗，以便为环路稳定性合成创建 Aol 修正曲线。

OPA348 1MHz, 45 μA , CMOS, RRIO Operational Amplifier



Input Specs		AC Specs	
Offset Voltage	5mV max	Open Loop Gain, $R_L = 100k$	108dB typ
Offset Drift	4 $\mu V/C$	Open Loop Gain, $R_L = 5k$	98dB typ
Input Voltage Range	(V $-$)-0.2V to (V $+$)+0.2V	Gain Bandwidth Product	1 MHz
Common-Mode Rejection Ratio	82dB typ	Slew Rate	0.5V/ μs
Input Bias Current	10pA max	Overload Recovery Time	1.6 μs
Noise		Total Harmonic Distortion + Noise	0.0023%, $f=1kHz$
Input Voltage Noise	10 μV_{pp} , $f=0.1Hz$ to 10Hz	Setting Time, 0.01%	
Input Voltage Noise Density	35nV/rt-Hz @1kHz	Supply Specs	
Input Current Noise Density	4fA/rt-Hz	Specified Voltage Range	2.5V to 5.5V
Output Specs		Quiescent Current	65 μA max
V_{sat} @ $I_{out} = 27\mu A$	25mV max	Over Temperature	75 μA max
V_{sat} @ $I_{out} = 540\mu A$	125mV max	Temperature & Package	
V_{sat} @ $I_{out} = 5mA$	1V max	Operating Range	-40C to +125C
I_{out} Short Circuit	10mA	Package options	SOT23-5, SO-8, SC70-5

图 8.1：典型的 CMOS RRIO 运算放大器

反相噪声增益及 CF

噪声增益及 CF 补偿常用于涉及到低压电源的应用中，即要求在 $\frac{1}{2}$ 电源电压时产生参考电压（如图 8.2 所示）。为了良好响应此类参考电压输出端的 AC 负载瞬态，电容器通常直接布置在运算放大器的输出端。这种“斗式充电装置”可以为高频瞬态负载提供及时保护，同时运算放大器能够准确地对电容器进行再充电并使整体 DC 电压保持在可编程的电平上。反相噪声增益及 CF 分析将采用图中所示的电路，其中运算放大器由两端分别接 -5V 和地来供电。输入信号是带 -1/2 增益的 +5V 电压，可产生 -2.5V 的参考输出电压。我们将设计承载 -5mA 负载电流的 500 欧姆负载。

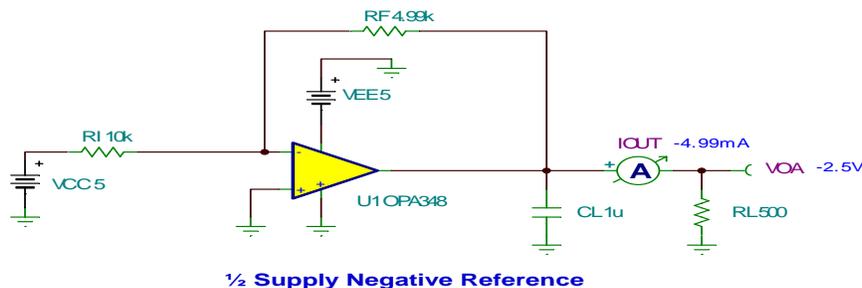


图 8.2: 在 $\frac{1}{2}$ 电源电压时产生负参考电压

为了预测电容性负载会对 Aol 曲线产生哪些影响，我们首先要查明假定通过 DC 负载的电流为 -5mA 时 Z_0 的情况。我们将采用“第 7 部分（共 15 部分）： R_0 何时转变为 Z_0 ？”中介绍的用于研究 CMOS RRO Z_0 的方法与模型。在图 8.3 中，L1 为 1 太拉亨利 (Tera-Henry) 电感，RI 用于设定 U1 输出端的负载电流。直流情况下，L1 短路，而对于所有相关的交流频率，L1 开路。通过利用一个 1Apk AC 电流发生器（其经过频率扫描）驱动 U1 输出，VOA 可以直接转变为 Z_0 。

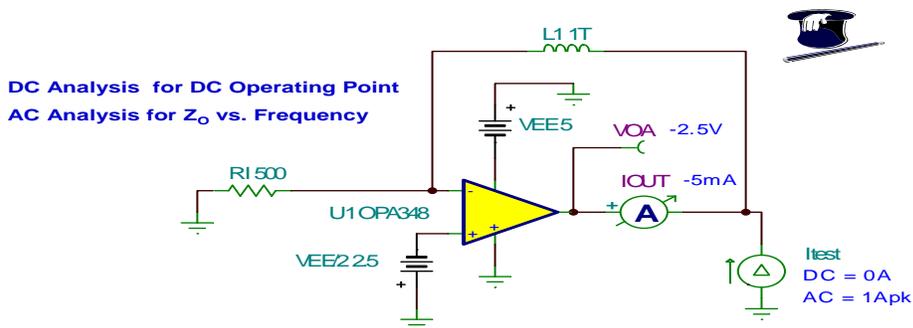


图 8.3: Z_0 测试电路

图 8.4 显示了采用 Tina SPICE分析工具分析的 AC 结果。我们可以看出，对于既定的 DC 负载（-5mA）来说，Z_o 包含一个 42.43 欧姆的 R_o 分量，在 fz=1.76kHz 时为相位为 0。

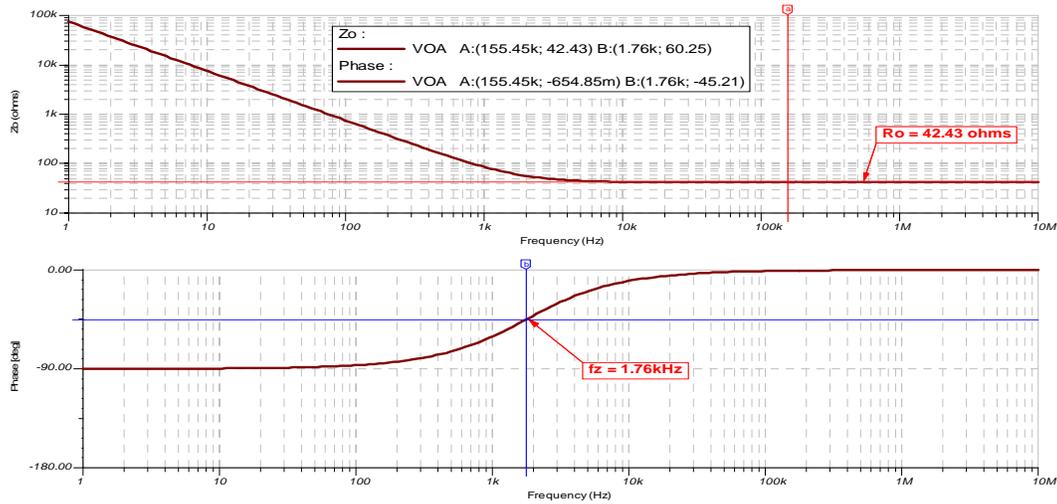
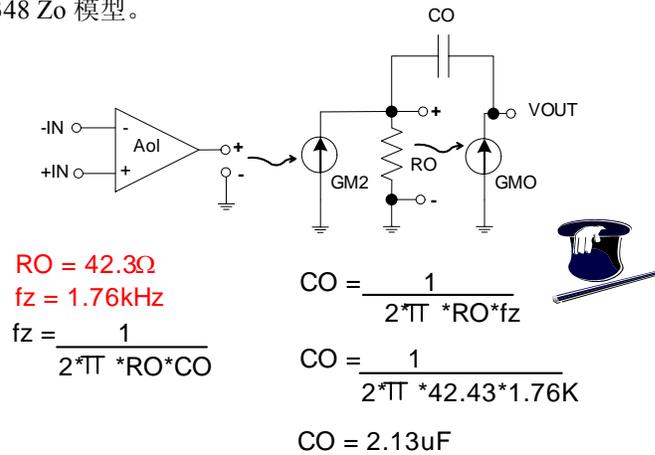


图 8.4: Z_o Tina SPICE图

如图 8.5 所示，我们建立了 CMOS RRO 模型。利用 R_o 与 fz 的测量值，我们可以快速计算出 CO 并建立 DC 负载电流为 -5mA 时的 OPA348 Z_o 模型。



Output is two GM (current gain) Stages

Output is *Current Source* GMO (ideal current source has infinite impedance)

Output Impedance (Z_o) is dominated by R_o at High Frequencies

Z_o will look capacitive at Low and Medium Frequencies

图 8.5: OPA348 Z_o 模型

然后采用叠加法创建在电容性负载 CL 的影响下所形成的 Aol修正曲线。我们开始只考虑由于CL 影响所产生的 Aol 修正曲线（忽略 RL 的影响），如图 8.6 所示。利用 Z₀ 模型，我们可以计算由于 Z₀ 和 CL 的影响而在 Aol 修正曲线中形成的极点 fp2。

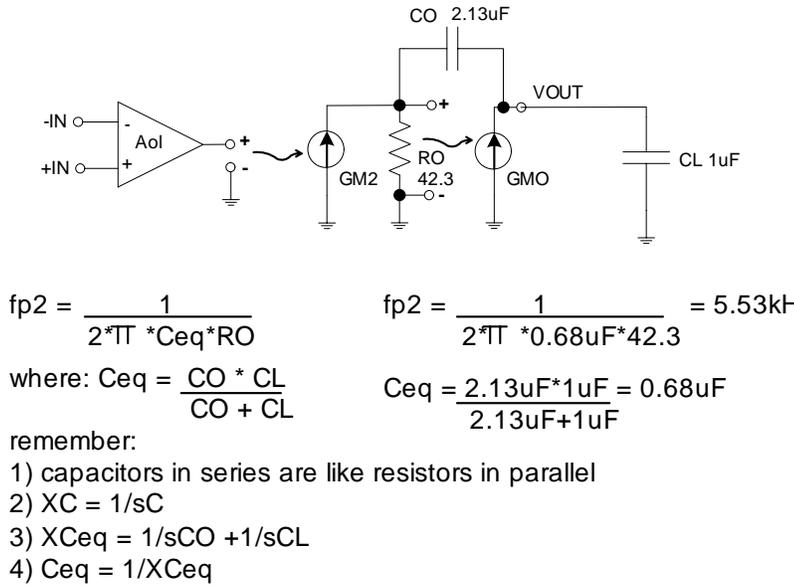


图 8.6: CL 影响下的 Aol 修正曲线

如图 8.7 所示，我们将单独研究 RL 和 Z₀ 对 Aol 曲线的影响。FHP 是 Aol 修正曲线中的预测极点。

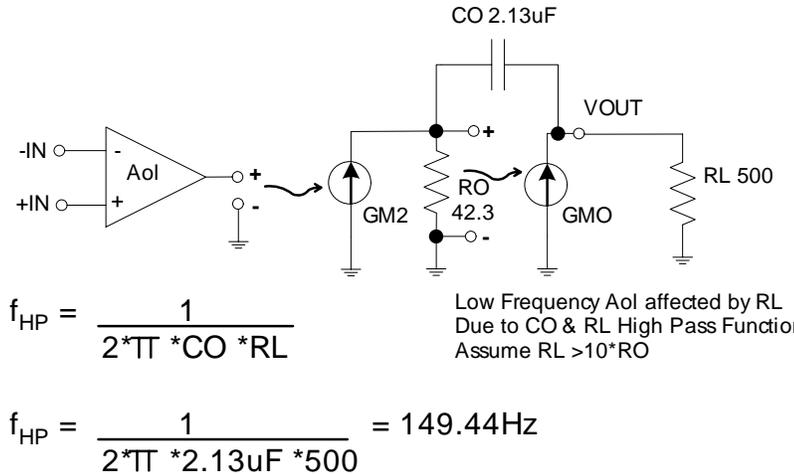


图 8.7: RL 影响下的 Aol 修正曲线

为了利用叠加计算的结果绘制 Aol 修正曲线，我们需要获得 OPA348 的空载 Aol 曲线。该曲线可从制造商的产品说明书中获得，也可通过 OAP348 的 Tina SPICE 宏模型测量得到（在本例中便是如此，因为该宏模型与相关产品说明书完全相符）。图 8.8 显示了空载 Aol 测试电路。请注意我们如何在不加载运算放大器输出的情况下利用阻值较大的电阻器创建 DC 工作点使之与我们的应用相匹配。如果在输出端存在饱和 DC 条件下（正或负饱和）对运算放大器进行 SPICE 分析，则会得到错误的 Aol 曲线，因为运算放大器宏模型中采用的 MOSFET 模型并不在线性工作区域之内。

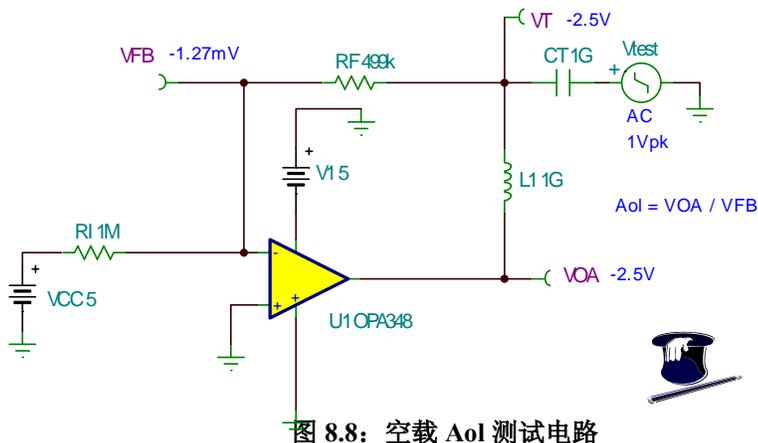


图 8.8: 空载 Aol 测试电路

图 8.9 显示 OPA348 空载 Aol 曲线的 Tina SPICE 结果。

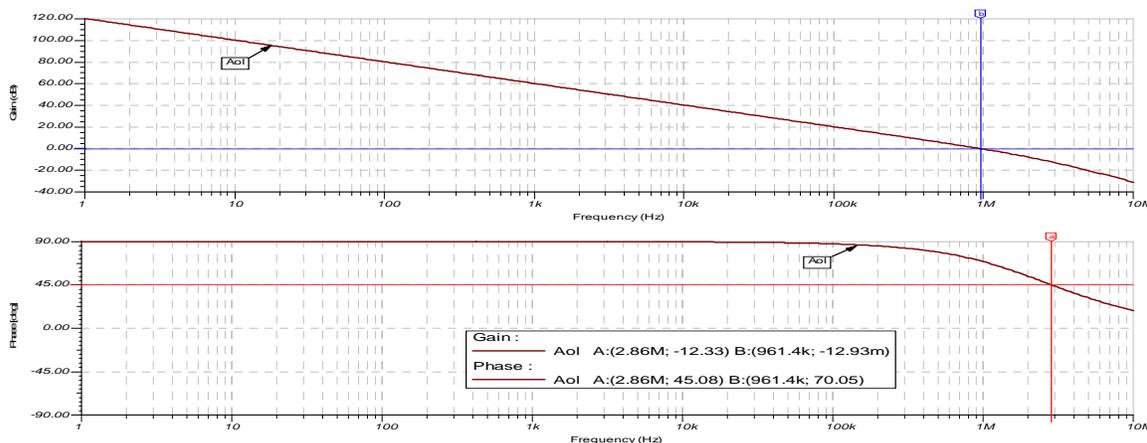


图 8.9: 空载 Aol 曲线

现在我们可以图 8.10 中综合各个叠加分析结果，最终形成预测的 Aol 修正曲线。我们在空载 Aol 曲线中绘出了 Z_O 、 CL 和 RL 的影响。由于空载 Aol 曲线经过了 Z_O 模型处理，因此得到了“简化”或“倍增”。而线性数学中的倍增只是伯德图 (Bode) 的添加。从我们的预测 Aol 修正曲线可以看出，DC 到 f_{HP} (149Hz) 之间的增益保持不变，约 80dB，随后以 -20dB / 10 倍频程的速度下降，直至 $fp2$ (5.53kHz)，然后变为 -40dB / 10 倍频程的速率下降。

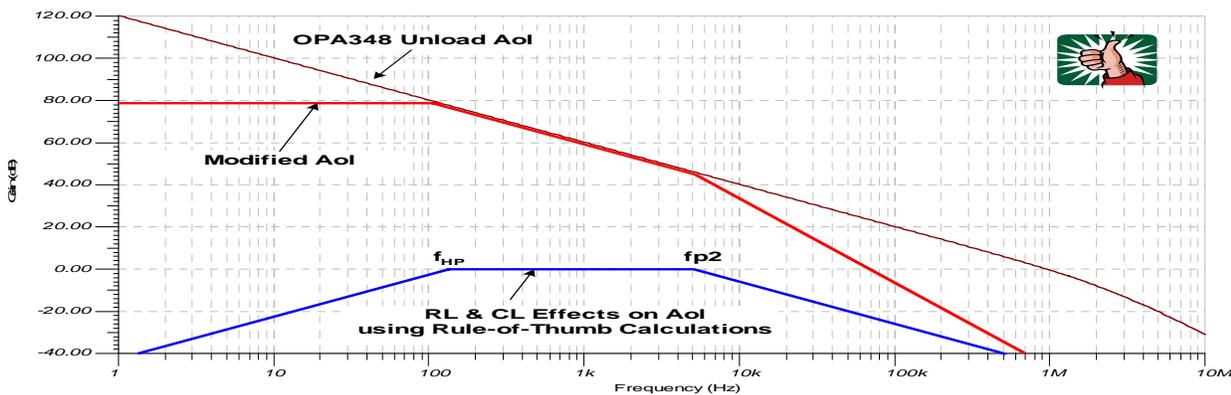
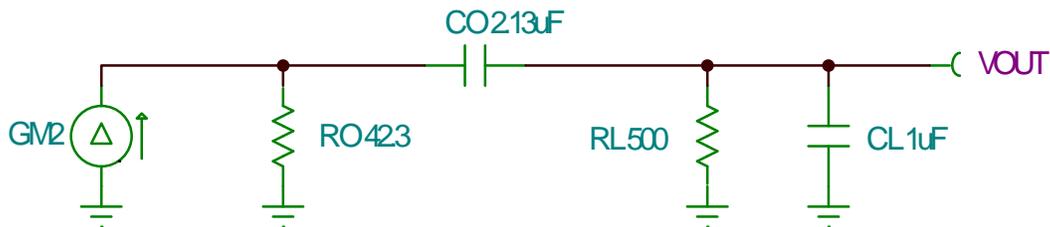


图 8.10: 预测的 Aol 修正模型

在对比实际的 Aol 修正曲线和预测的 Aol 修正曲线之前，我们先从滤波器的角度看一看叠加法的差距所在。图 8.11 显示了存在 RL 和 CL 的网络电路。利用图 8.12 中的结果（其中包括叠加法大致分析的结果以及来自 SPICE 的实际频率响应）进行 AC Tina SPICE 分析。请注意，fp2 的频率预测接近实际情况，而 f_{HP} 的频率预测则与实际存在偏差，但利用 CO 与 RL 可以计算出 f_{HP} 值。如果在图中加入 CL，我们预测这将导致在较低频率上出现 f_{HP}，因为 CL 随着频率变化将会降低 RL 的网络阻抗。如果 CL < CO/10，则 CO 起主导作用，而 CL 不再是重要因素。但是，我们可以利用基于叠加的简化计算方法来快速检查曲线形状及相对断点，从而可以预测 f_{HP} 存在较低的实际频率值。



Rule-of-Thumb Frequency	f _{HP} 149.44Hz	fp2 5.53kHz
Actual Frequency	94.1Hz	5.99kHz



If CL < CO/10 then Rule-of-Thumb Frequency would have been much closer to Actual Frequency for f_{HP}.

Rule-of-Thumb close enough for sanity check on Tina SPICE Modified Aol Curve analysis.



图 8.11: f_{HP} 及 fp2 实际频率测试电路

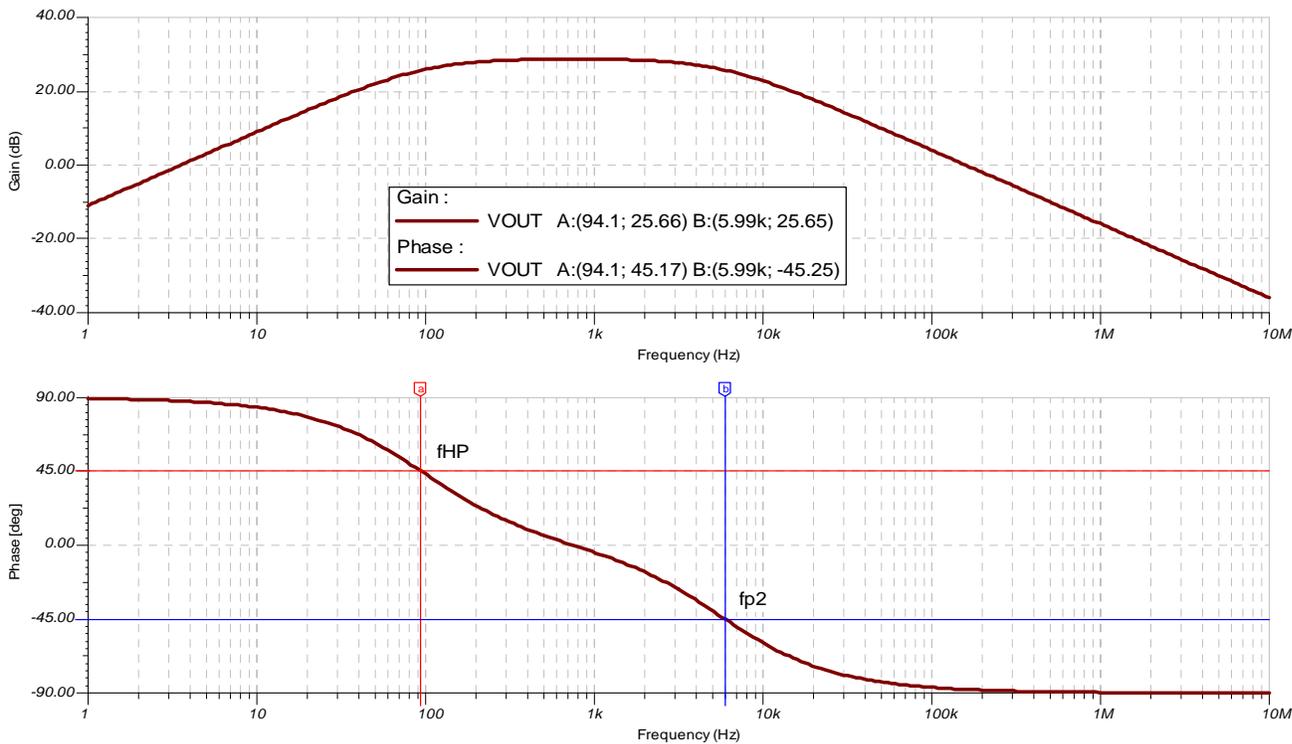


图 8.12: f_{HP} 及 fp2 实际频率测试结果

图 8.13 是用于测量实际 Aol 修正曲线的测试电路。请注意我们如何打开 VOA 与反馈点 VT 之间的闭环运算放大器电路。CL 在左侧直接连接至 OPA348 U1 的输出端。至此，修正的 Aol 为 VOA/VFB。

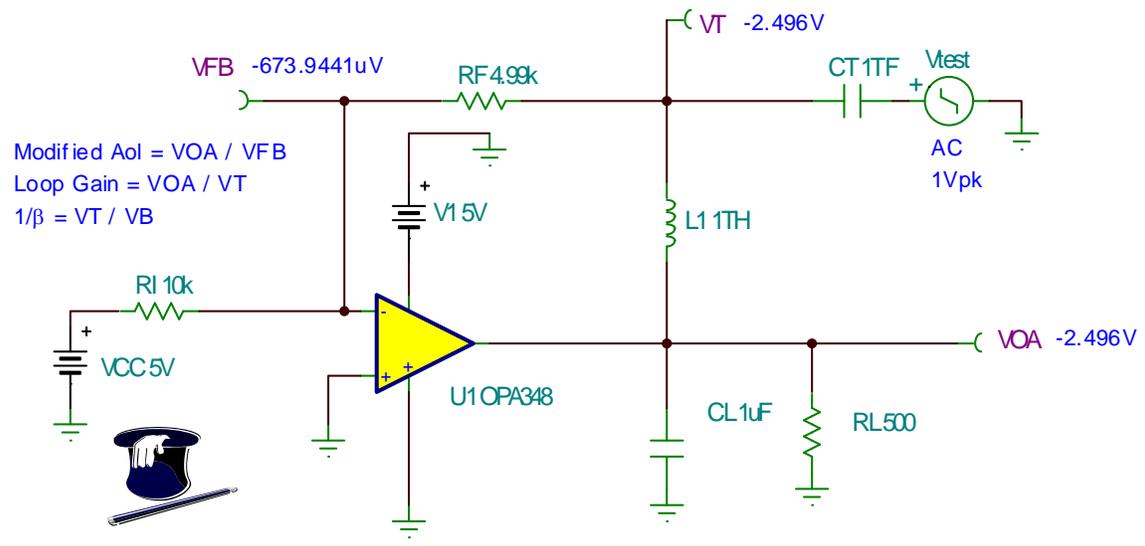


图 8.13: Aol 修正测试电路

图 8.14 显示了利用 Tina SPICE 工具测量的 Aol 修正曲线。请注意，终值为 $f_{HP}=92.86\text{Hz}$, $f_{p2}=6\text{kHz}$ 。用 Tina 分析得到滤波器的结果为: $f_{HP}=94.1\text{Hz}$, $f_{p2}=5.99\text{kHz}$ 。叠加法大致分析结果则为: $f_{HP}=149.44\text{Hz}$, $f_{p2}=5.53\text{kHz}$ 。我们再次强调叠加法分析结果十分接近实际情况，而对于概念和完整性检查，Tina SPICE 分析是正确的。

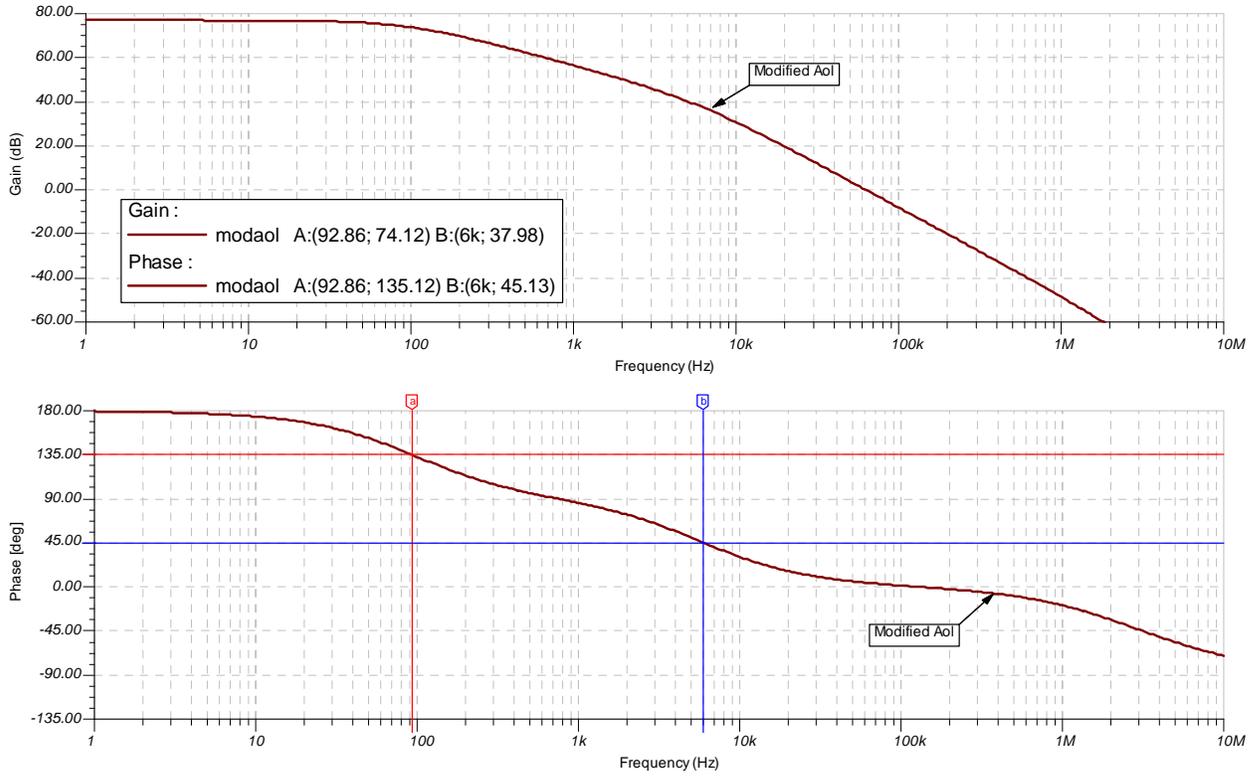
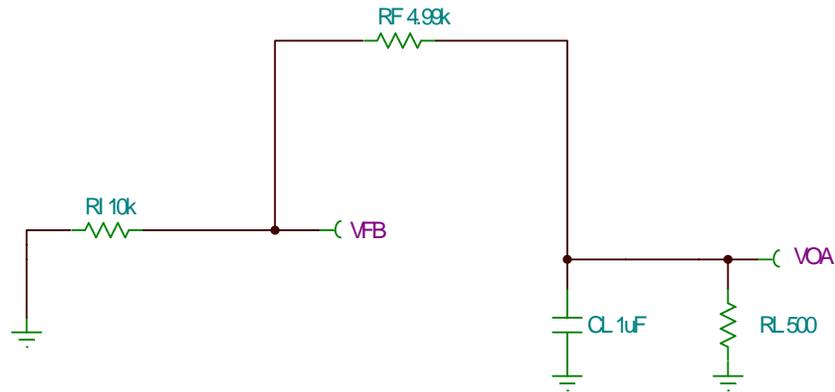


图 8.14: Aol 修正曲线 Tina SPICE 分析结果

我们通过图 8.15 计算无稳定性补偿情况下的 $1/\beta$ 值。输出电压的简单电阻分压器可产生： $1/\beta=3.5\text{dB}$ 。



$$\beta = VFB/VOA$$

$$1/\beta = VOA/VFB$$

$$VFB = \frac{VOA * RI}{RF + RI}$$

Set $VOA = 1$

$$VFB = \frac{1 * 10k}{4.99k + 10k} = 0.667$$

$$1/\beta = 1/0.667 = 1.499 \rightarrow 3.5\text{dB}$$



图 8.15: 无稳定性补偿时的 $1/\beta$ 值

我们在 A_{ol} 修正曲线中绘出了图 8.16 中无补偿电路的 $1/\beta$ 图形。请注意，我们一眼就可以看出 $40\text{dB} / 10$ 倍频程的闭合速度，凭经验判定这是一条不稳定的电路。

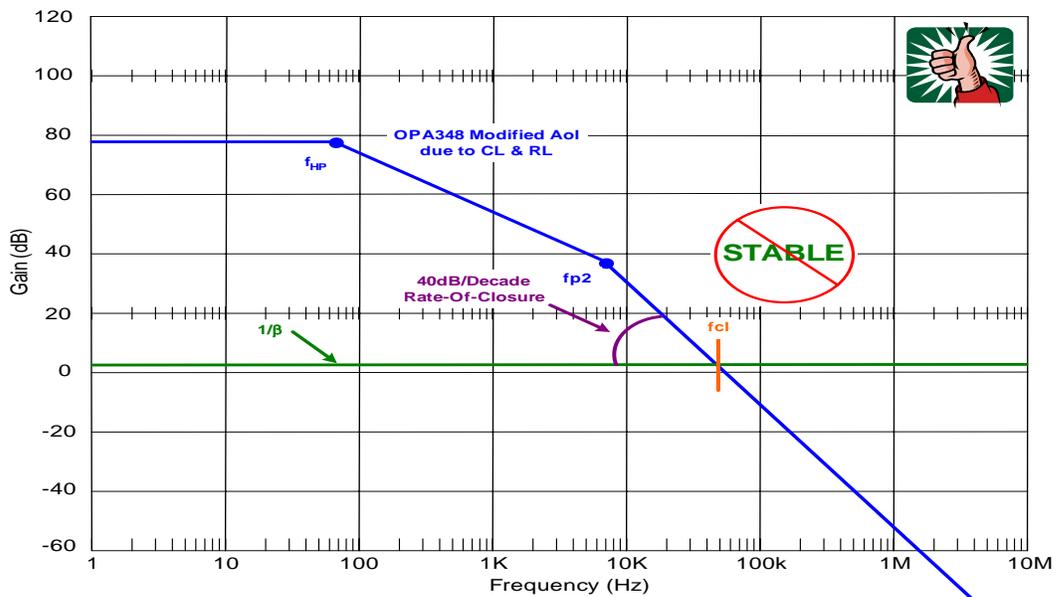


图 8.16: A_{ol} 修正曲线与 $1/\beta$

环路增益的 Tina SPICE AC 分析可以证实我们的一阶怀疑，如图 8.17 所示。环路相位在 f_{cl} 时降至 5 度，此时环路增益降低到 0dB。虽然此电路可能不是振荡器电路，但也并非我们希望每月量产为 1000 套的器件。

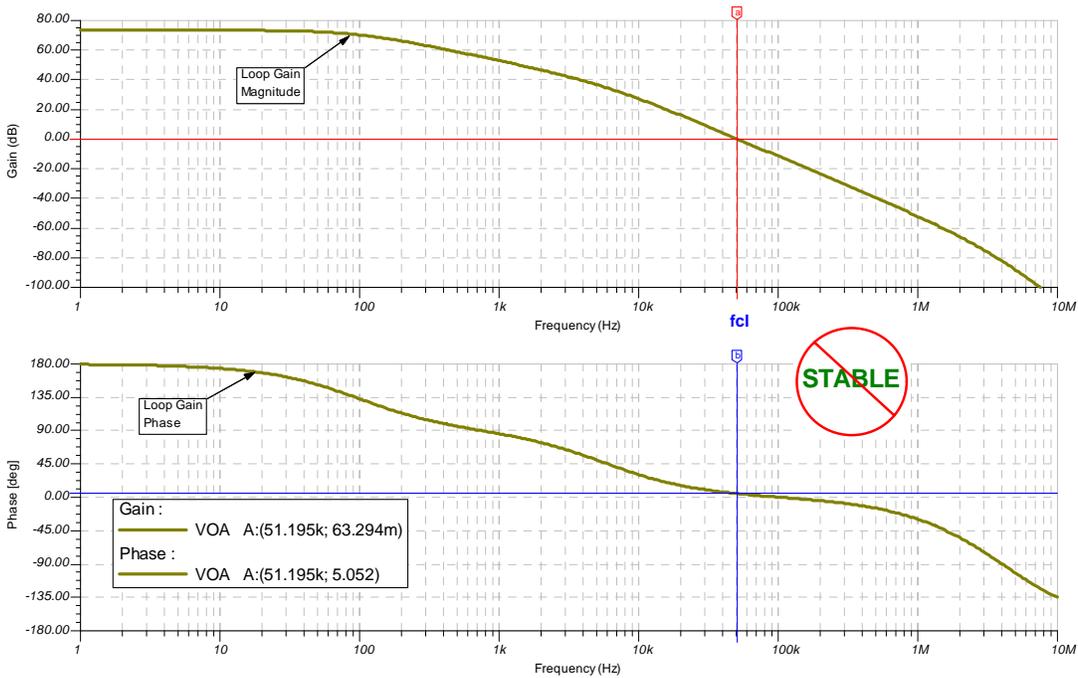


图 8.17: 无稳定性补偿的环路增益

为了进一步进行实际检查，我们将利用图 8.18 所示的电路进行瞬态稳定性测试。

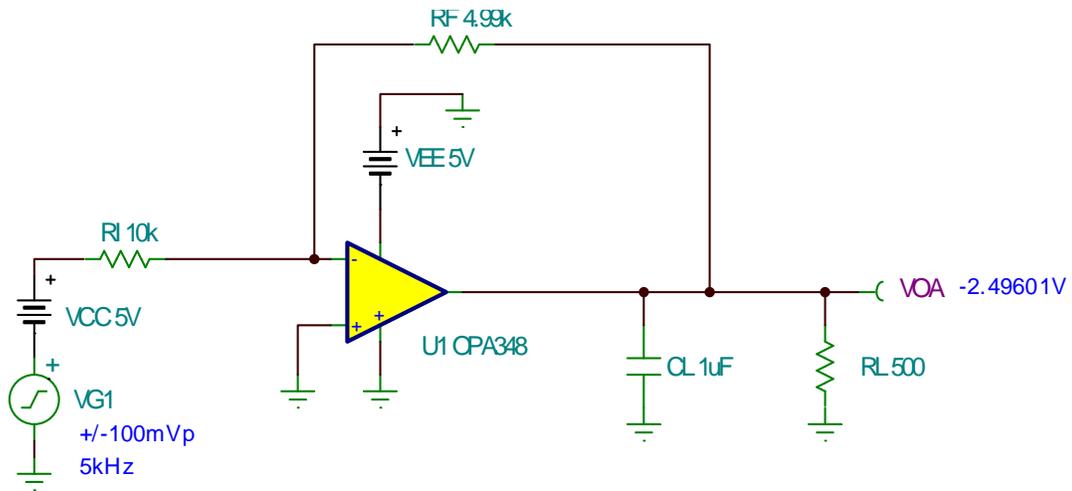


图 8.18: 典型 CMOS RRIO 运算放大器

图 8.19 中所示的 Tina SPICE 瞬态结果显示输出波形存在极高的过冲和阻尼振荡。因此，为了实现更稳定的电流，我们觉得有必要增加补偿。

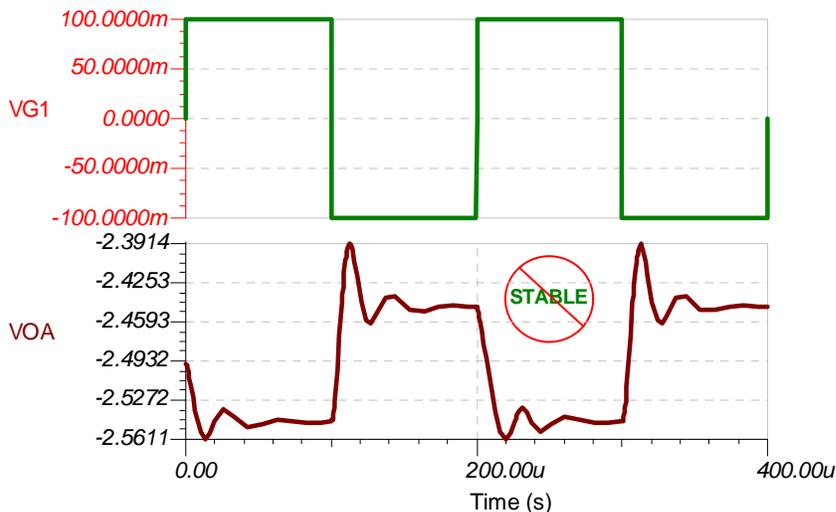


图 8.19：无稳定性补偿的瞬态测试

因此，为了实现稳定的设计，我们需要为电路提供补偿（参见图 8.20）。首先我们绘出存在 CL 与 RL 影响的 Aol 修正曲线。我们知道 DC $1/\beta = 3.5\text{dB}$ ，因此，我们需要以 $20\text{dB}/10$ 倍频程的闭合速度交叉一条 Aol 修正曲线。如果只采用噪声增益，我们就需要不断提高噪声增益直至达到 40dB ($\times 100$)。反之，我们可以采用 20dB ($\times 10$) 的噪声增益并添加 CF，以便在 fcl 产生 $20\text{dB}/10$ 倍频程的闭合速度。我们首先从 fcl 开始，然后向后绘出 $-20\text{dB}/10$ 倍频程的斜线。请注意，f_{pf} 距离 Aol 修正曲线至少 $1/2$ 个 10 倍频程。这样在再次进入裕度稳定情况之前，Aol 修正曲线能向左移动 $1/2$ 个 10 倍频程。这是实践中非常有用的估计方法。现在，我们在 f_{pf} 左侧 1 个 10 倍频程处布置 f_{pn}。由于我们采用了噪声增益补偿拓扑，因此在 f_{pn} 左侧 1 个 10 倍频程处自然会出现 f_{zn}。

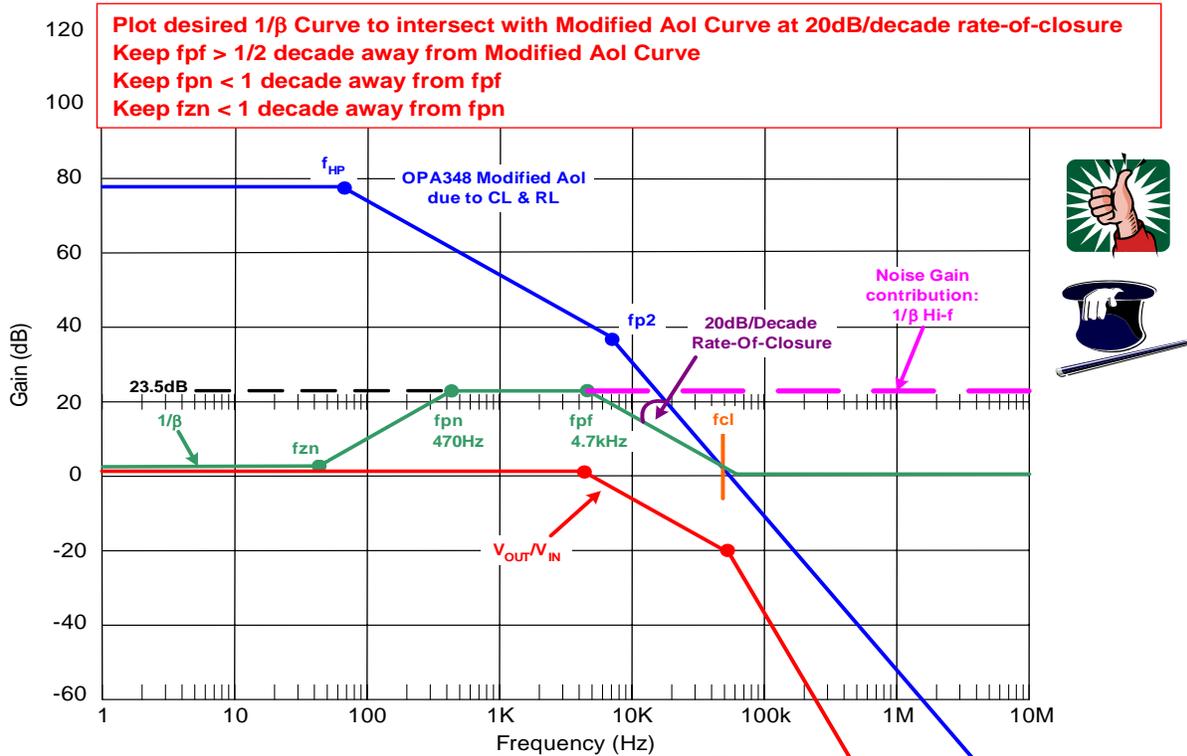


图 8.20：一阶补偿图

为绘制理想的 $1/\beta$ 曲线，我们将采用噪声增益与 CF （与 RF 并联的反馈电容器）相结合的方法，如图 8.21 所示。请注意，可以将它视为一个通过 Cn 累加 $0V$ （接地）以及通过 RI 累加 VCC 的加法放大器。在达到与 CF 并联的 RF 所产生的极点之前，有效 AC 传递函数就形成了我们所期望的平坦的 VOA/VCC ，如图 8.20 所示。

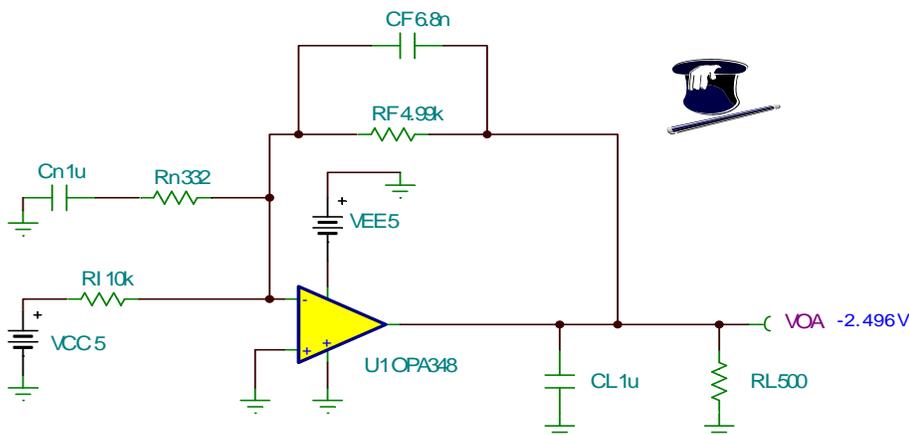


图 8.21：典型 CMOS RRIO 运算放大器

图 8.22 说明了反相噪声增益及 CF 的详细补偿计算。该计算过程分为三个部分，从而可以简化相关分析。首先，计算出 Cn 与 CF 均设为开路情况下的 $1/\beta$ DC 值。然后在将 CF 设为开路， Cn 设为短路情况下计算出噪声增益补偿的高频部分。通过噪声增益补偿可以创建并且轻松计算出 f_{pn} 。最后，通过将 Cn 设为短路并计算 CF 与 RF 产生的极点即可算出 CF 补偿。在各种情况下都选择最接近标准分量的值。如果电阻全部按比例提高，则可以采用较低的电容。但是，较高的电阻会使电路产生较高的整体噪声。上述设计因素的权衡取决于相关应用。

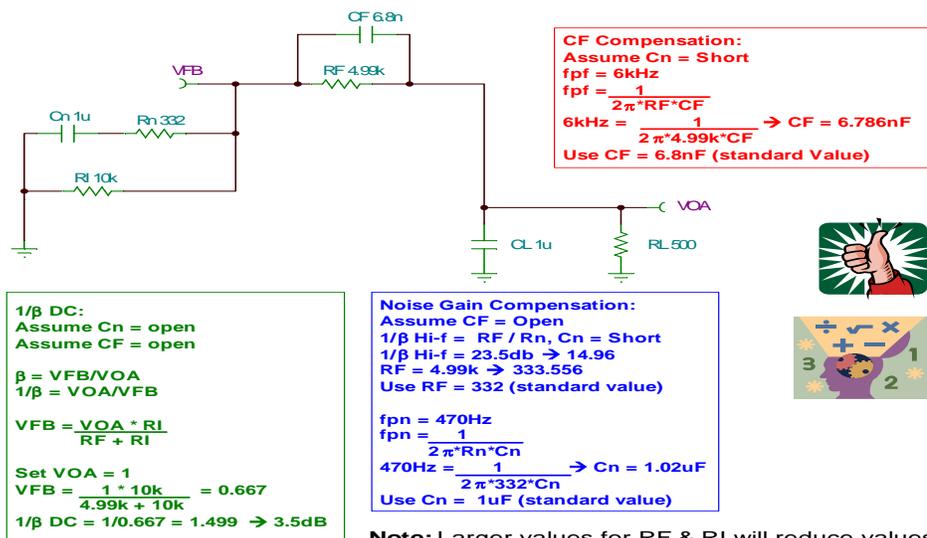


图 8.22：详细的补偿计算过程

图 8.23 显示了完整的反相噪声增益及 CF 电路。根据这个电路图，我们能绘制出 Aol 修正曲线、环路增益以及 1/β。我们发现，最简便的方法是先进行 AC 仿真并绘制出 Aol 修正曲线与 1/β，然后针对环路增益与相位进行第二次仿真。

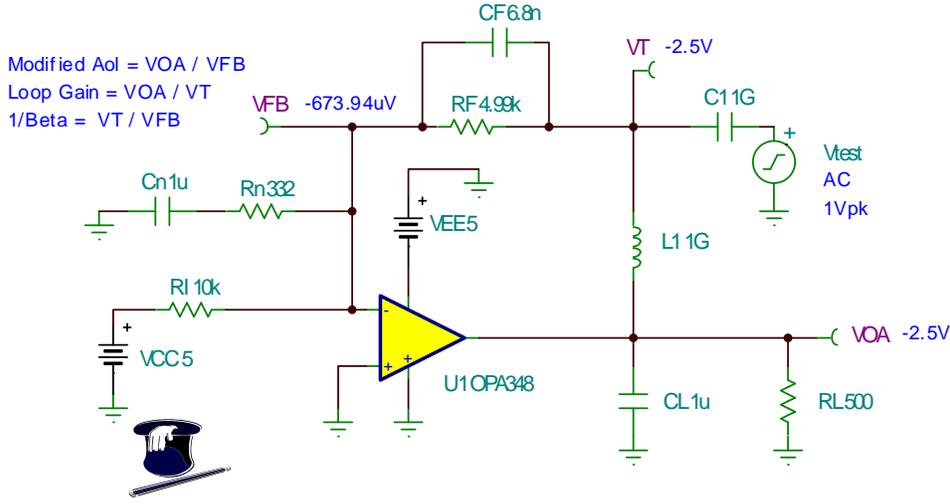


图 8.23: 具有稳定性补偿的 Tina AC 电路

根据完整的电路图，我们可绘制出图 8.24 所示的 1/β 与 Aol 修正曲线。与一阶分析（图 8.20）对比可发现两者较为接近 (close comparison)，而且我们可以明显看出稳定性合成产生了预期结果。

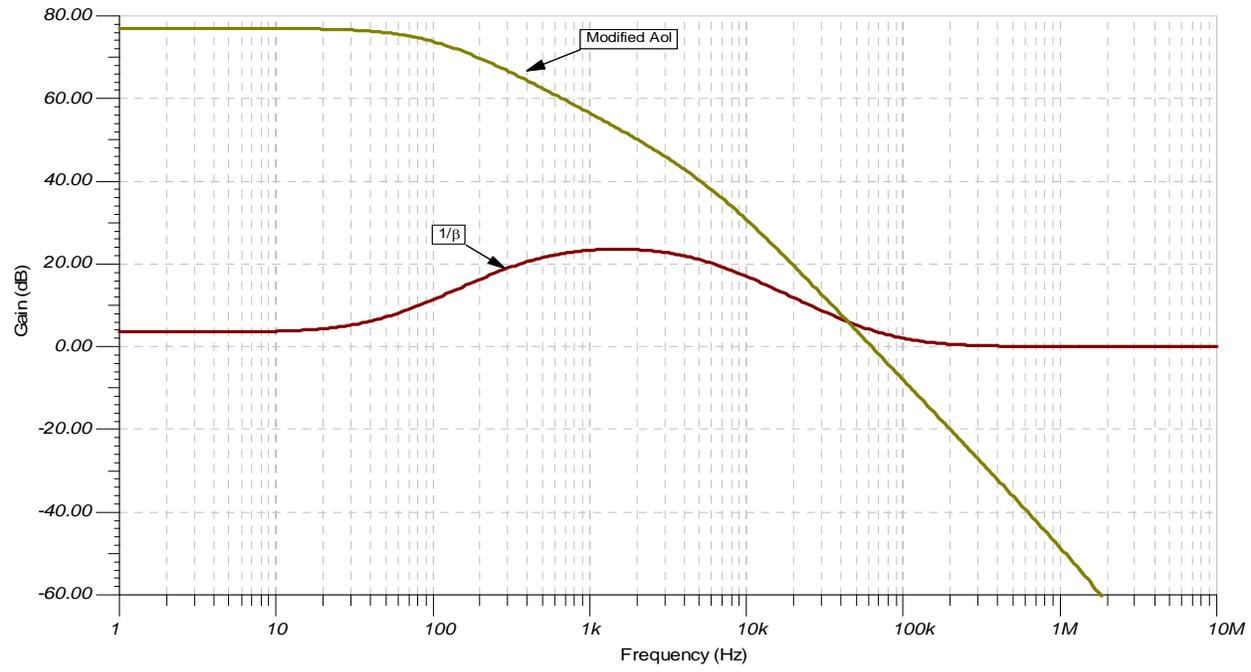


图 8.24: Aol 修正曲线与 1/β Tina 曲线图（具有稳定性补偿）

图 8.25 中的环路增益幅度与相位图表明预测环路相位裕度大于 45 度，对于低于 f_{cl} 的频率，环路相位永远不会低于 45 度，这不但能够保证稳定的电路，而且可以确保出色的瞬态响应。

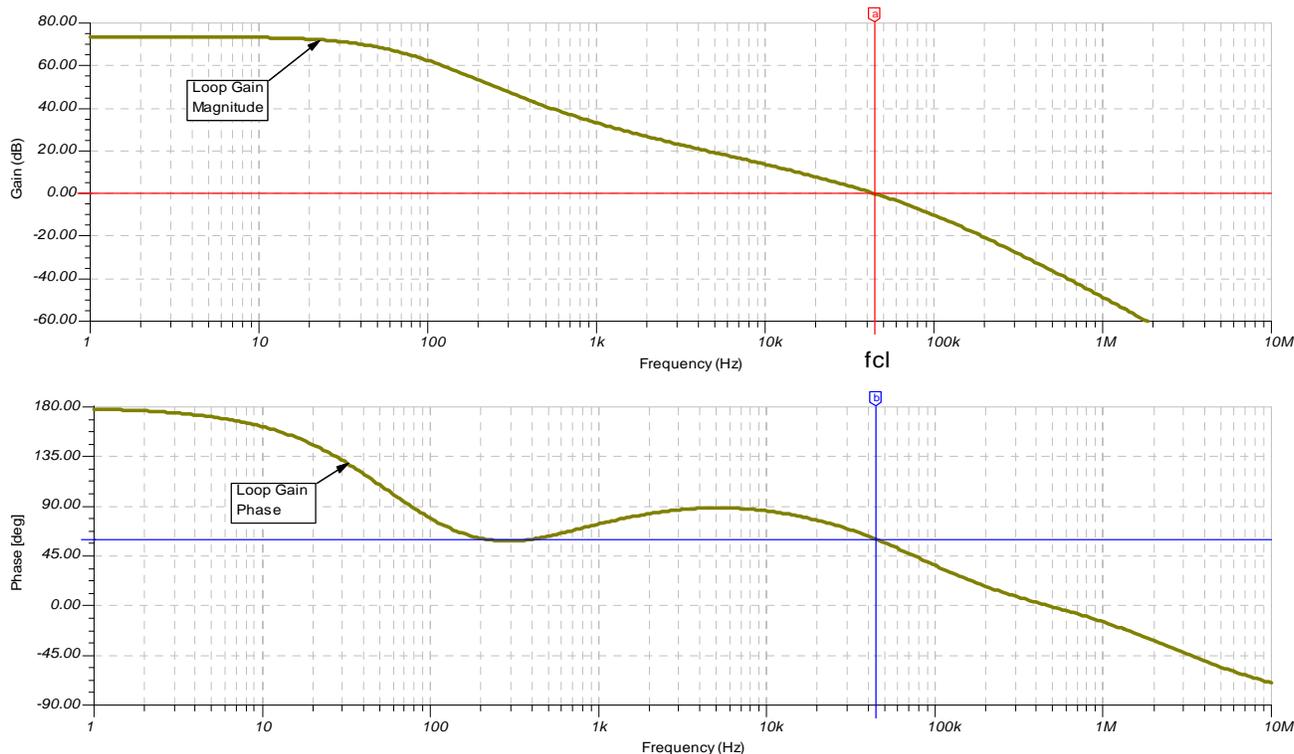


图 8.25: 环路增益 Tina 图 (具有稳定性补偿)

为了确认我们的整个闭环带宽、 V_{OUT}/V_{IN} 、特别是 VOA/V_{G1} ，我们将采用图 8.26 所示的电路。

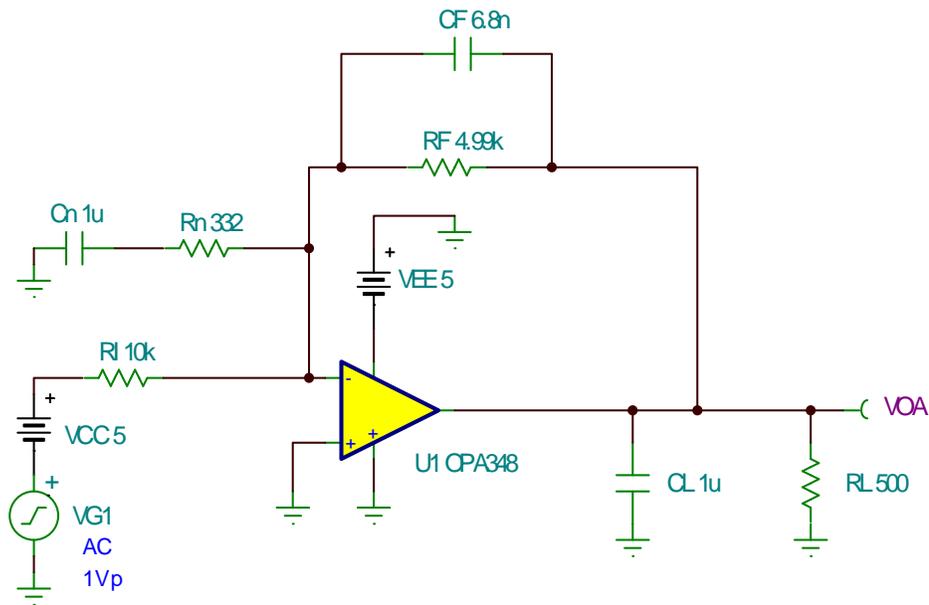


图 8.26: V_{OUT}/V_{IN} AC 传递函数电路 (具有稳定性补偿)

图 8.27 所示的 Tina 仿真结果表明，我们的闭环 AC 响应符合一阶预测（参见图 8.20）。达到 f_{cl} 之前在 f_p 处保持 $-20\text{dB}/10$ 倍频程的斜率，达到 f_{cl} 后 f_p 的下降速率则转变为 $-60\text{dB}/10$ 倍频程，此后将跟随 A_{ol} 修正曲线一直下降。

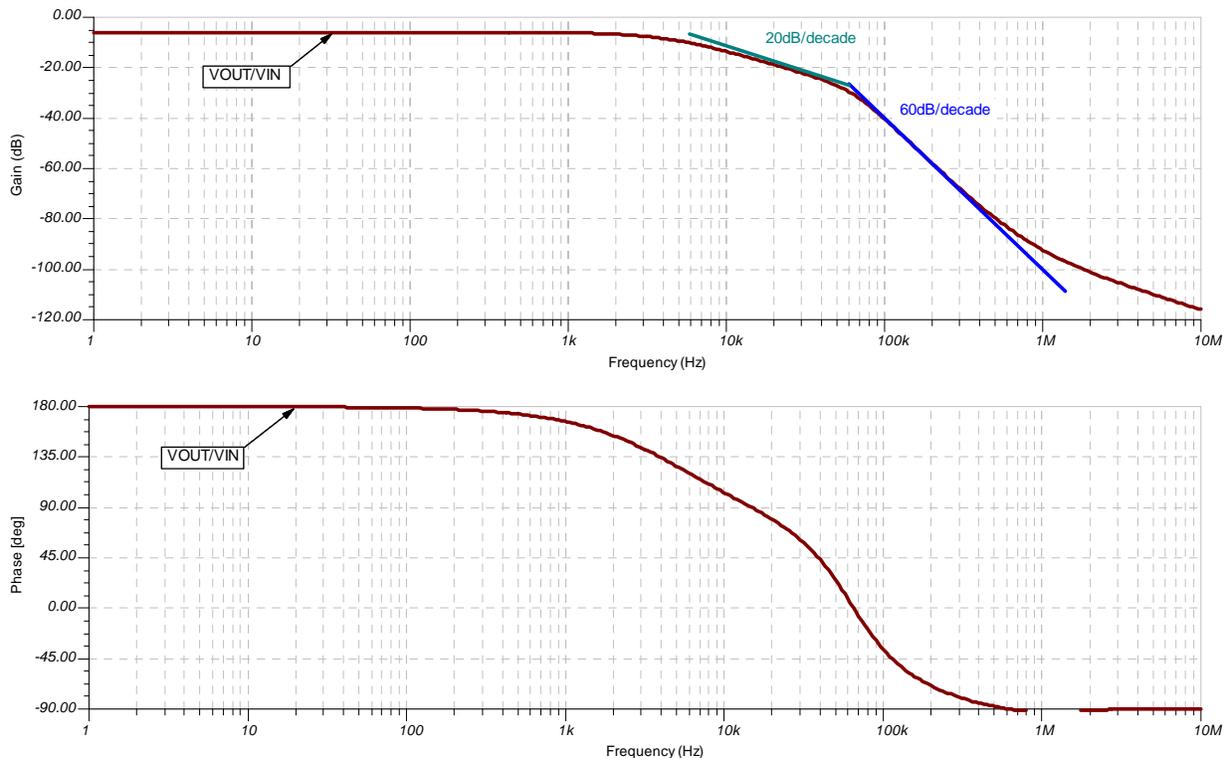


图 8.27: V_{OUT}/V_{IN} AC 传递函数（具有稳定性补偿）

另外，采用图 8.28 所示的 Tina SPICE 电路，我们看一下补偿电路的瞬态响应。我们期望出现临界阻尼响应。

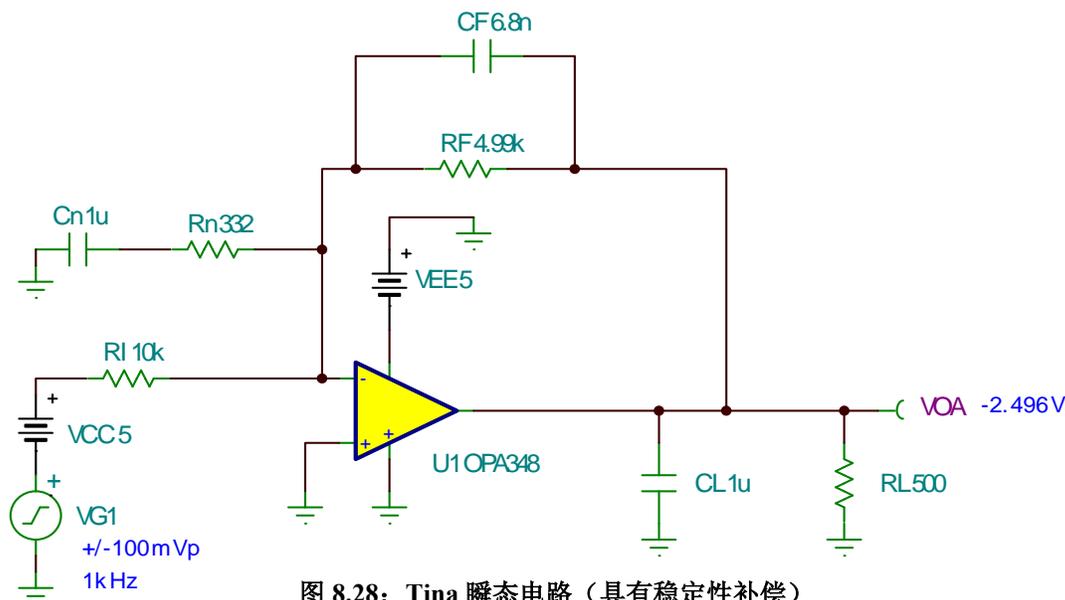


图 8.28: Tina 瞬态电路（具有稳定性补偿）

事实上，如图 8.29 所示，进行了稳定性与相位裕度检查的 AC 图及瞬态响应之间存在直接关联。我们可以看到可预测且表现良好的瞬态响应，显示出约为 60 度的相位裕度。

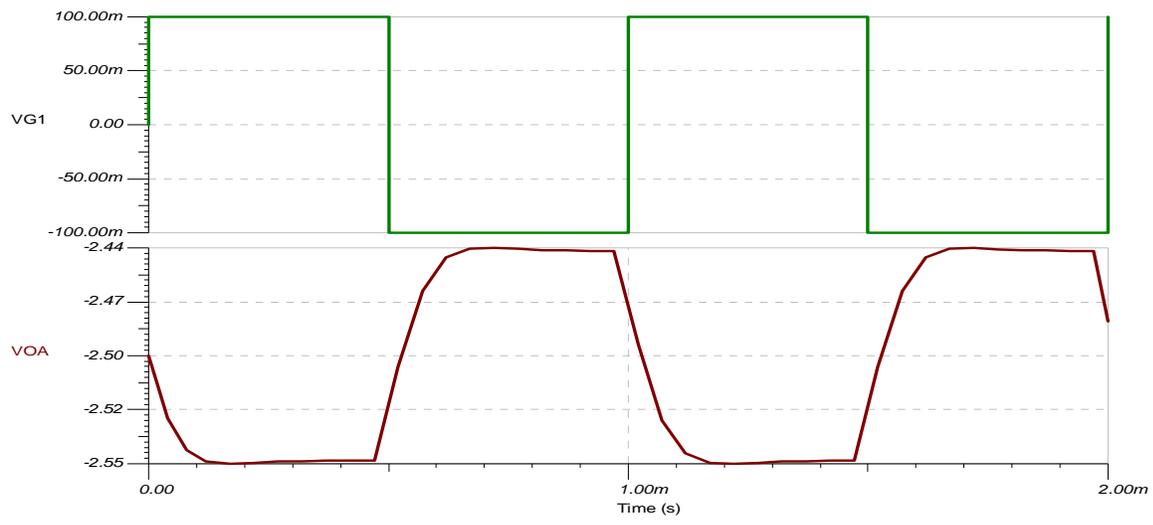


图 8.29: 瞬态分析 (具有稳定性补偿)

非反相噪声增益及 CF

对于非反相噪声增益及 CF 电路而言，我们选择通用的“电源分离器”。这种拓扑常用于单电源系统中，以产生图 8.30 所示的中值参考电压。由于采用与反相噪声增益及 CF 电路中相同的运算放大器 (OPA348)、RL (500 欧姆) 以及 CL (1uF)，因此，我们可以采用与之相同的补偿方法。我们通过研究发现，非反相噪声增益及 CF 电路中的 DC 1/β 为 1 或 0dB，而不是 3.5dB。不过，为了使噪声增益达到预期效果，我们需要确保 VP 在 X_{Cn} 匹配 R_n 的频率时或 f_{pn} 所处位置处于较低阻抗。同样，我们根据 10 年多来的经验设定 V_p X_{ac} < 10R_n。我们选择 CB1 = 15uF 的标准值。另外，采用与 CB1 并联的 0.1uF CB2 确保良好的高频旁路也是不错的设计。在这里我们应当同样注意的是，较高的电阻会产生较低的电容以及较高的噪声。

VP & CB1, CB2:
 For Noise Gain Compensation to be Dominant VP must be an AC Low Impedance for $f > f_{pn}$
 $f_{pn} = 470\text{Hz}$
 At f_{pn} (470Hz) set VP AC Impedance (X_{ac}) < $R_n/10$
 $VP X_{ac} @ f_{pn} = 332/10 = 33.2$
 $VP X_{ac} @ f_{pn} = \frac{1}{2 \pi \cdot f_{pn} \cdot CB1}$
 $33.2 = \frac{1}{2 \pi \cdot 470 \cdot CB1} \rightarrow CB1 = 14.4 \mu\text{F}$ minimum
 Choose CB1 = 15 μF Tantalum for Low Frequency bypass of VP
 Add CB2 = 0.1 μF Ceramic for High frequency bypass of VP

Note: Larger values for RF & RI will reduce values of Cn, CF, and CB1 but will increase resistor noise contribution to VOA

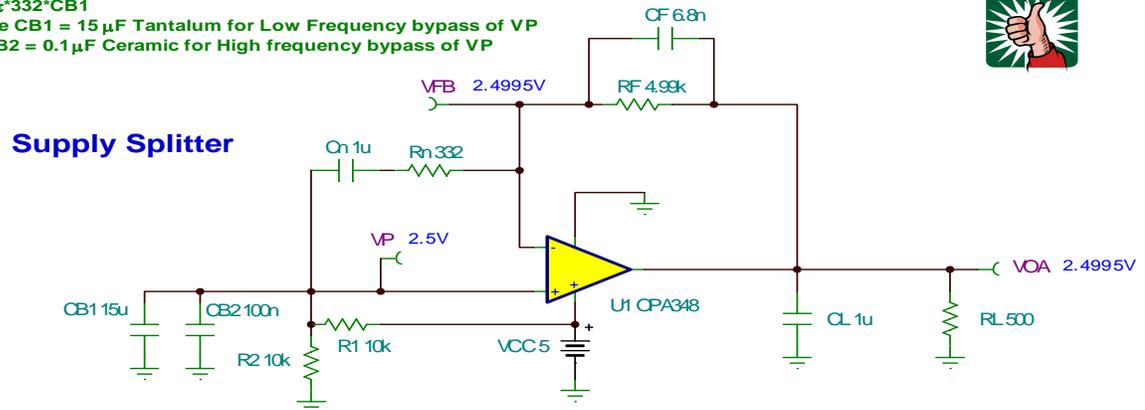


图 8.30: 单电源分离器

图 8.31 说明了具有稳定性补偿的完整电路。通过此拓扑，我们可以采用 Tina SPICE AC 分析法检查其稳定性。

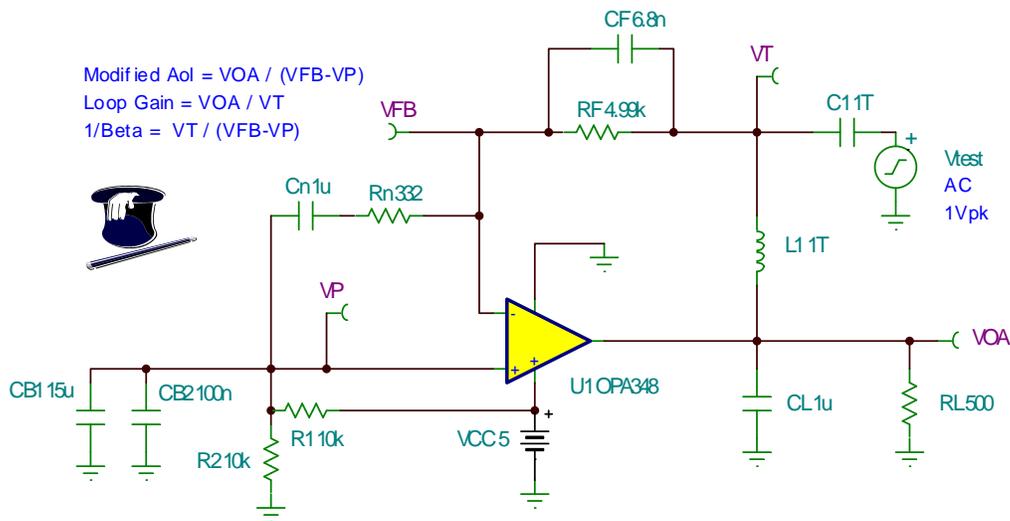


图 8.31: 具有稳定性补偿的 Tina AC 电路

图 8.32 显示了 Aol 修正与 $1/\beta$ 曲线，可以看出该图形与反相噪声增益及 CF 图大同小异（参见图 8.24），这不足为奇。

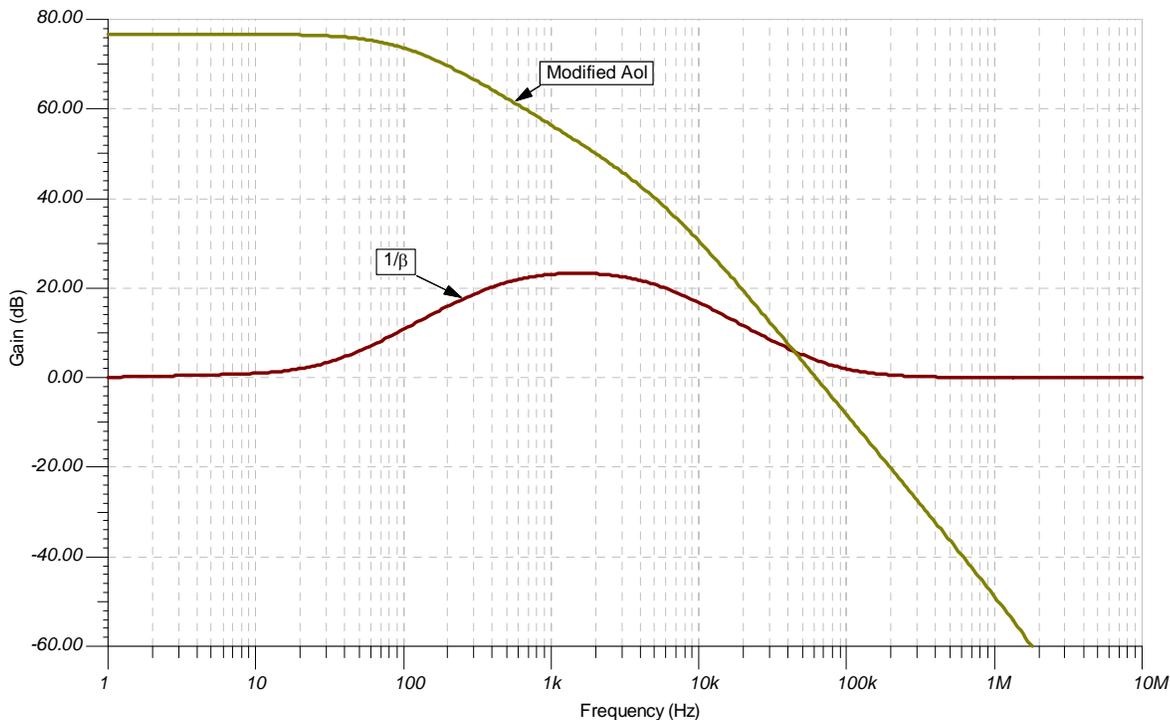


图 8.32: Aol 修正与 $1/\beta$ Tina 曲线图

图 8.33 为环路增益幅度与相位图，其同样与反相噪声增益及 CF 相似（参见图 8.25）。

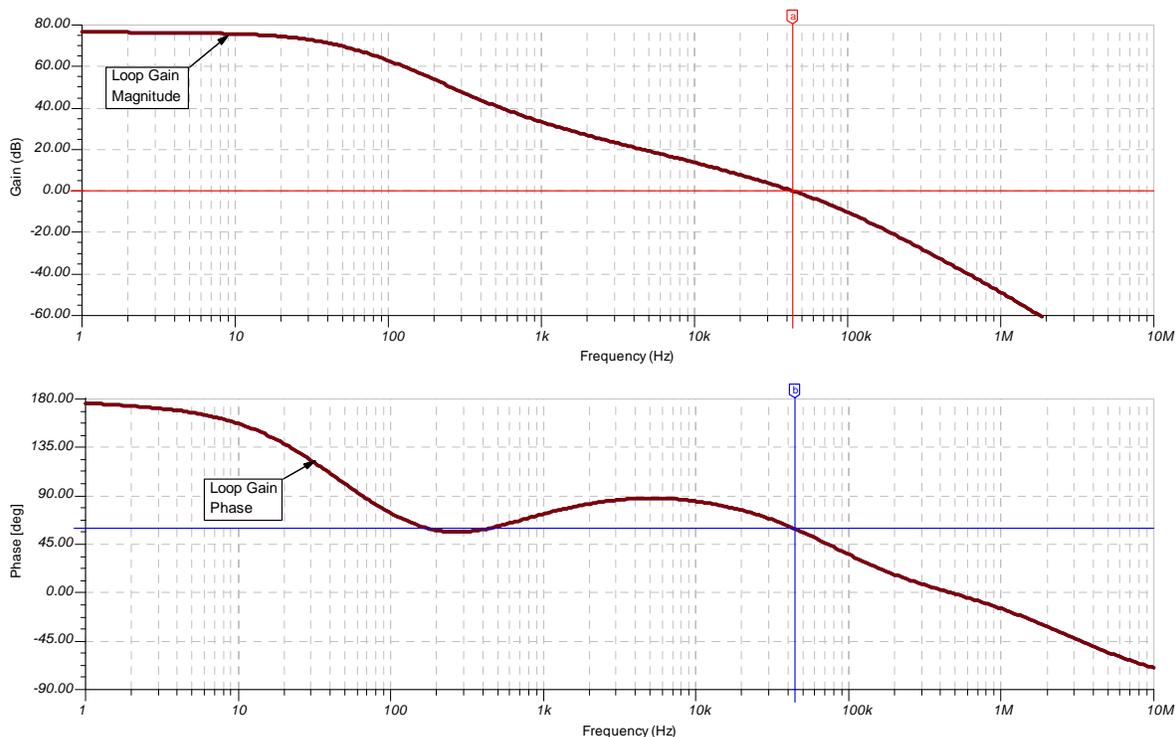


图 8.33: 环路增益 Tina 图

我们可以利用图 8.34 所示电路研究在 C_n 为短路且噪声增益开始起主导作用的情况下，是哪些因素使 VP 处于高阻抗。

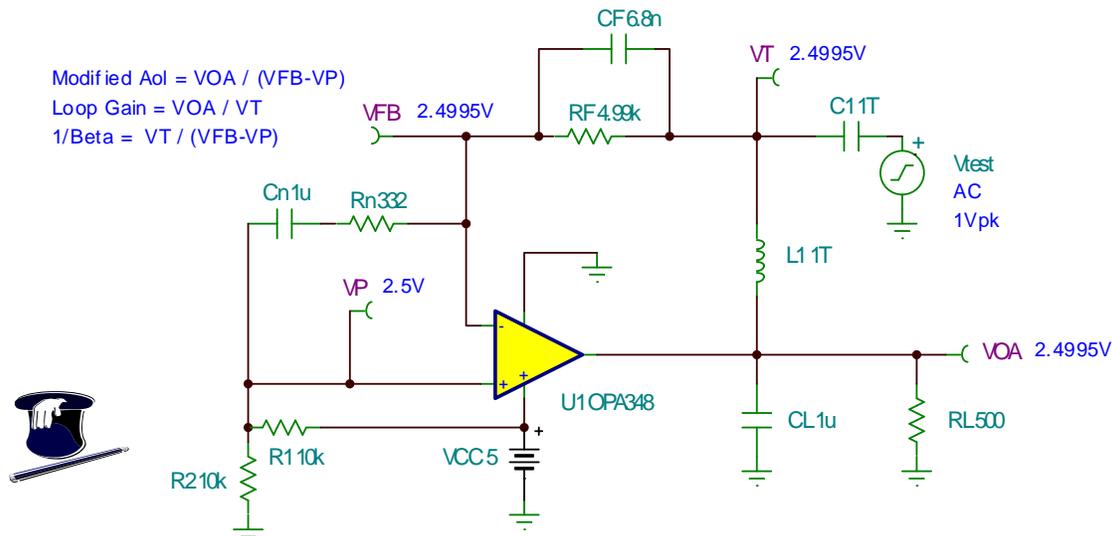


图 8.34: 不带 CB1 与 CB2 的电路

如图 8.35 所示，带与不带 CB1 与 CB2 的电路，其 $1/\beta$ 计算有所不同。请注意， β 是运算放大器输出电压与输入端反馈电压之比。许多情况下运算放大器电路中的反馈电压仅为负输入，而且其比率显而易见。此情况下，我们只要算出运算放大器正/负输入间的差分电压。因此，此时 $\beta = (VFB - VP) / VOA$ ，而 $VOA=1$ 时的 $1/\beta$ 为 $1/(VFB - VP)$ 或者是运算放大器的差分输入电压。由于 C_n 与 C_f 都为开路，因此 DC $1/\beta = 1$ 。在 C_n 短路， C_f 开

路情况下，我们可以得到由 RF、Rn 以及 R2//R1 组成的电阻分压器。在 CF 与 Cn 同时短路情况下，我们仍然可以得到电阻分压器，只不过此时只有 Rn 与 R2//R1 组成。

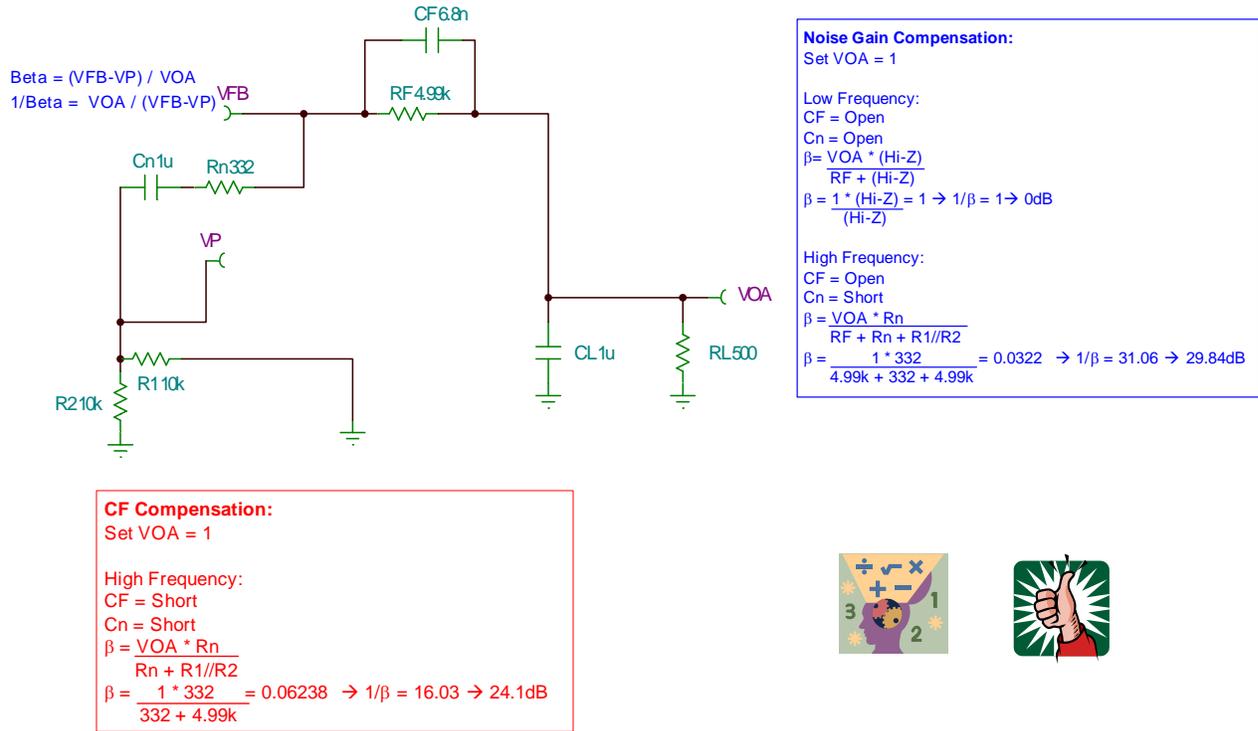


图 8.35: 环路增益 Tina 图

图 8.36 显示了不带 CB1 与 CB2 的电路的分析结果。根据不带 CB1 与 CB2 的一阶标准，我们可以得到 40dB / 10 倍频程的闭合速度。而带 CB1 与 CB2 我们可以达到预期稳定性。

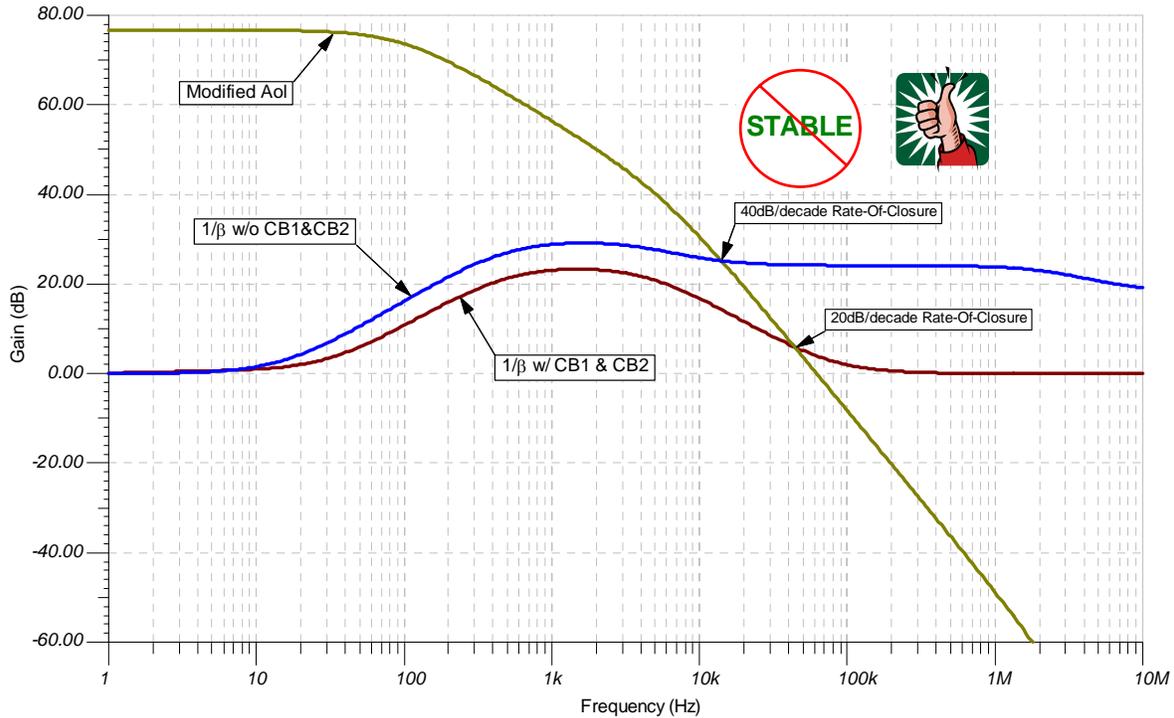


图 8.36: 带 / 不带 CB1 与 CB2 的电路的 AC 分析

图 8.37 说明了带与不带 CB1 和 CB2 的环路增益图。带 CB1 和 CB2 时的环路增益相位裕度约为 60 度。而不带 CB1 和 CB2 时的环路增益相位裕度则降低到约 36 度，如图 8.37 所示。

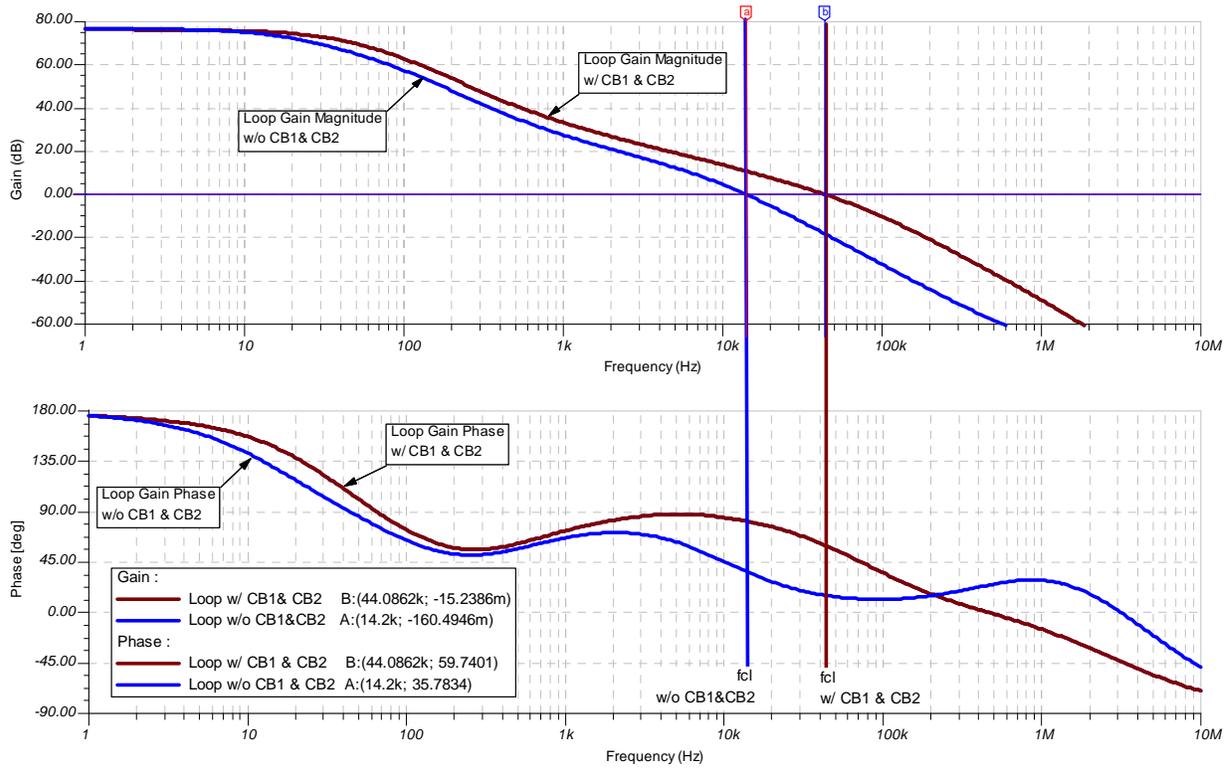
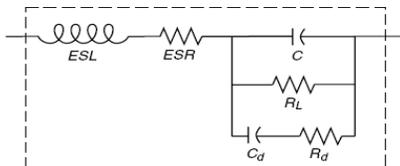
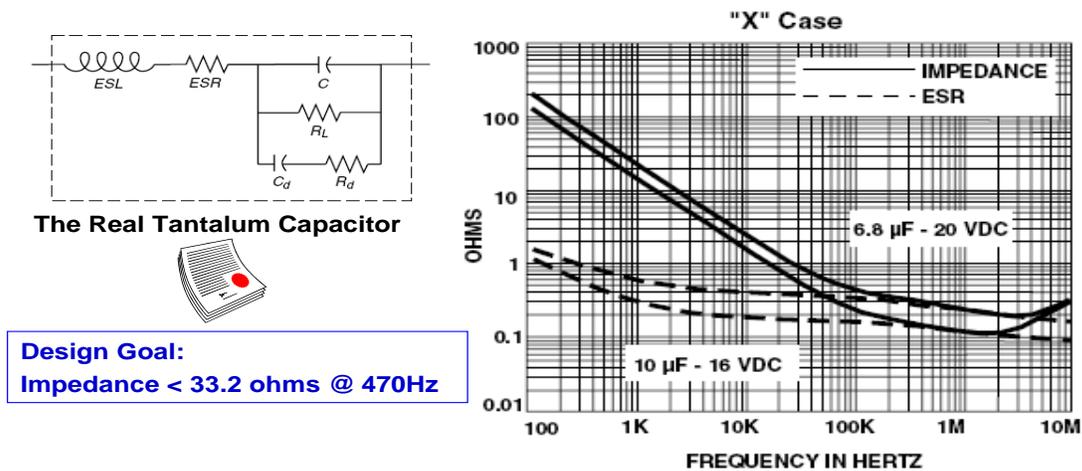


图 8.37: 带 / 不带 CB1 与 CB2 的环路增益

在电容超过 1 μ F 时，我们通常采用钽电容，这是因为钽电容器的电容值较大且尺寸相对较小。钽电容并非纯电容，其含有 ESR 或电阻分量以及较低的寄生电感与电阻。钽电容仅次于电容的最重要分量是 ESR。如图 8.38 所示，我们的非反相噪声增益及 CF 电路目标是在频率为 470Hz 时电阻小于 33.2 欧姆。当 10 μ F 曲线在 470Hz 左右时我们可以看到约 30 欧姆的阻抗。因此，10 μ F 电容器可以替代 15 μ F 电容器，并在我们的电路中运行良好。ESR 随所采用的钽电容不同而不同。因此，我们在应用时应当慎重地选择钽电容器。



The Real Tantalum Capacitor

Design Goal:
Impedance < 33.2 ohms @ 470Hz

Fig. 8.38: 钽电容器

作者简介

Tim Green 毕业于亚历桑那大学 (University of Arizona) 并获得了电子工程学士学位 (BSEE)，之后的 24 年多以来他一直从事模拟与混合信号电路板以及系统级设计工作，主要涉及到无刷马达控制、飞机喷气式引擎控制、导弹系统、功率运算放大器、数据采集系统以及 CCD 相机等。Tim 最近的工作经验包括模拟与混合信号半导体产品的战略营销。目前他担任德州仪器 (TI) 位于亚利桑那州图森市 Burr-Brown 产品部的线性器件应用工程经理。